

Einführung in die Technische Informatik

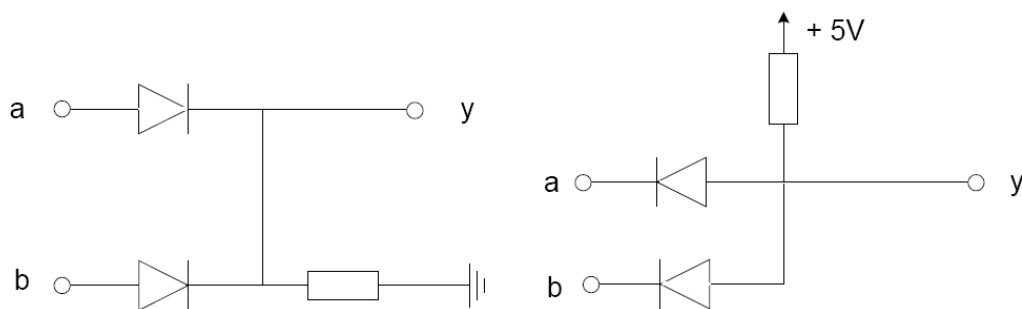
WS 2009/2010

Blatt 9: Diode, Speichertechnologien, Transistor, Flip-Flops

Ihre Lösung zu den mit (*) gekennzeichneten Übungen sollen Sie am **8.1.2010** in der Übung abgeben. Die Bearbeitung der Aufgaben in Lerngruppen von etwa drei oder vier Personen ist sinnvoll. Bitte geben Sie nur eine Lösung pro Lerngruppe ab.

Aufgabe 1: Dioden zur Realisierung einfacher Gatter

Mithilfe von Dioden können einfache Gatter realisiert werden. Das Ergebnis der logischen Operation liegt bei y an und wird als Spannung gemessen, die zwischen y und Masse abfällt. Hierbei wird 5V als logische 1 und 0V als logische 0 interpretiert.

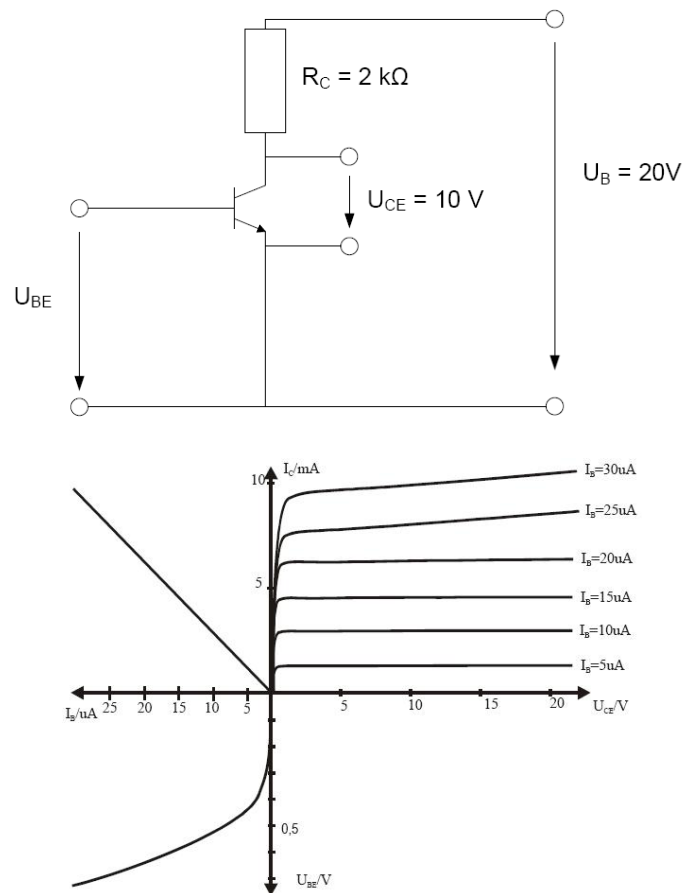


- Welche Gatter werden dargestellt und wie funktionieren diese?
- Welche Folgen hätte das Ersetzen von Masse durch 5V Spannung im linken Bild und welche das Ersetzen von 5V Spannung durch Masse im rechten?
- Stellen Sie mithilfe von Dioden folgende Schaltfunktion dar:

$$y = (a + b) \cdot c$$

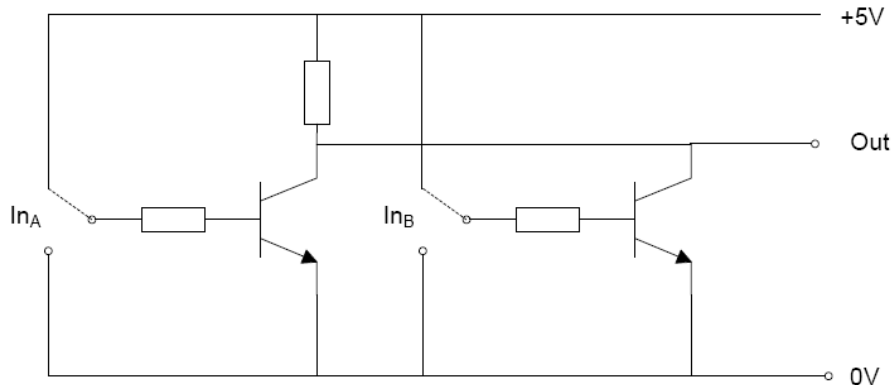
Aufgabe 2: (★) Kennlinienfeld des Transistors

Gegeben sei folgende Schaltung.



- Zeichnen Sie die Lastwiderstandsgerade in das Kennlinienbild ein. Welche Funktion hat diese und warum heißt sie Lastwiderstandsgerade?
- Bestimmen Sie den Arbeitspunkt des Transistors und zeichnen diesen in das Kennlinienbild ein. Was gibt er an?
- Wie hoch ist der erforderliche Basisstrom? Bestimmen Sie den Verstärkungsfaktor B des Transistors.
- Zeichnen Sie einen zusätzlichen Widerstand in das Schaltbild ein und berechnen Sie den erforderlichen Widerstandswert, damit sich der Basisstrom aus c) einstellt.

Aufgabe 3: Transistor als Schalter

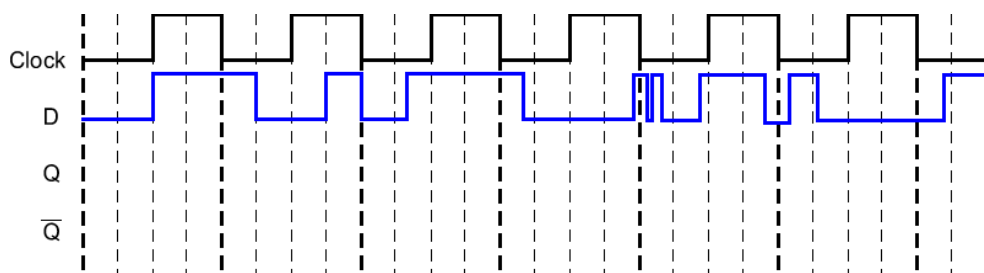


- Durch diese Schaltung wird eine Boolesche Funktion realisiert. Stellen Sie eine Schalt-tabelle auf und vervollständigen Sie diese.
- Wie heißt diese Funktion?

Aufgabe 4: (★) Flip-Flops

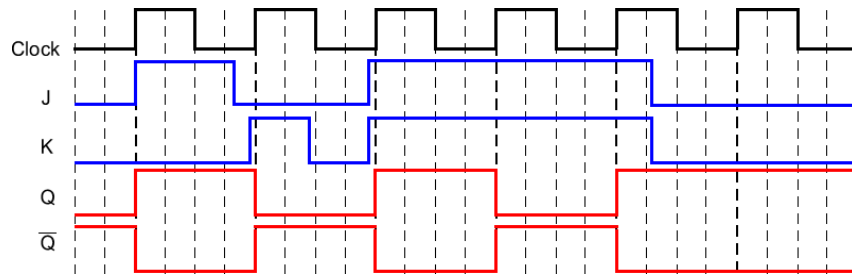
In der Vorlesung haben Sie Flip-Flops kennengelernt, eine Speichertechnologie mit der sich z.B. ein Bit speichern lässt.

- Wie unterscheidet sich grundsätzlich ein Flip-Flop von einem Latch? Ein Prozessor hat kleine Speichereinheiten, die er benötigt, um z.B. arithmetische Operationen zu bewerkstelligen. Diese Register werden mit D-Flip-Flops realisiert. Erklären Sie, warum solche Register nicht mit Latches realisiert werden.
- Gegeben ist folgendes Impulsdiagramm:



Ein Takt dauert 4 Zeiteinheiten (1 Zeiteinheit = 1 Spalte). Die Δ Impulszeit soll 1 Zeiteinheit dauern. Tragen Sie im Impulsdiagramm die Ausgänge Q und \bar{Q} des negativ gesteuerten D-Flip-Flops ein.

- Neben den Flip-Flops, die Sie in der Vorlesung kennengelernt haben, gibt es noch viele weitere Varianten. Eine davon ist der JK-Flip-Flop. Das Schaltverhalten kann aus dem folgenden Impulsdiagramm herausgelesen werden:



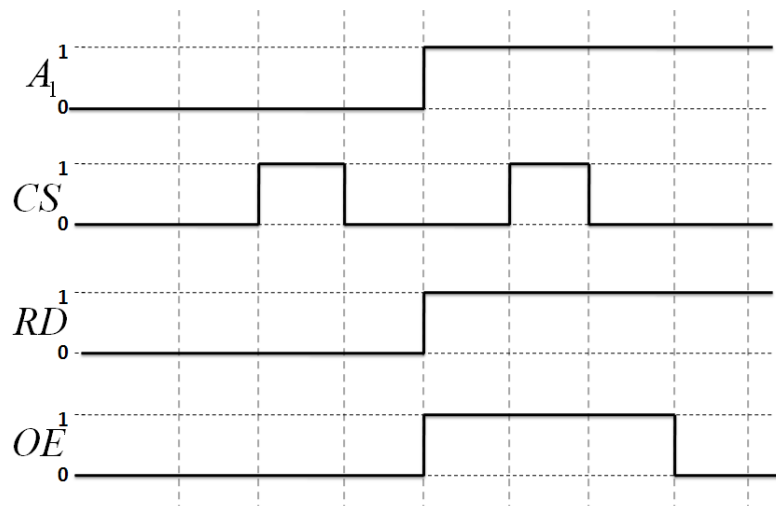
Schreiben Sie das Schaltverhalten des JK-Flip-Flops mit den Eingängen J,K und den Ausgängen Q und \bar{Q} als Tabelle auf. Was macht der Eingang J, was macht K? Warum eignen sich JK-Flip-Flops nicht als Speicherzellen in Registern?

- d) Flip-Flops mit einem S und R Eingang gibt es in 2 verschiedenen Varianten, die ein unterschiedliches Verhalten aufweisen bezüglich des Ausgangs Q , wenn S und R einen High-Pegel aufweisen: RS-Flip-Flop mit dominantem Rücksetzen und SR-Flip-Flop mit dominantem Setzen. Das heißt, beim RS-Flip-Flop ist am Ausgang Q im Falle $R=S=1$ ein Low-Pegel vorhanden, während beim SR-Flip-Flop im gleichen Fall am Ausgang Q ein High-Pegel vorhanden ist. Zeichnen Sie ein Schaltnetz für das SR-Flip-Flop und stellen Sie eine Schalttafel für die Eingänge S,R und die Ausgänge Q und \bar{Q} auf. Welche Bauteile verwendet das SR-Flip-Flop?

Aufgabe 5: Speichertechnologien

Diese Aufgabe behandelt den 4×3 Speicherbaustein aus der Vorlesung (Vorlesung 15 - letzte Folie).

- a) Gegeben sei folgender Signalverlauf: Konstante Werte $I_2 = 1$, $I_1 = 0$, $I_0 = 1$, $A_0 = 0$, $O_1 = 0$, $O_2 = 1$ und $O_3 = 1$ für alle Zeiteinheiten und zeitlich veränderliche Werte für A_1 , CS, RD und OE:

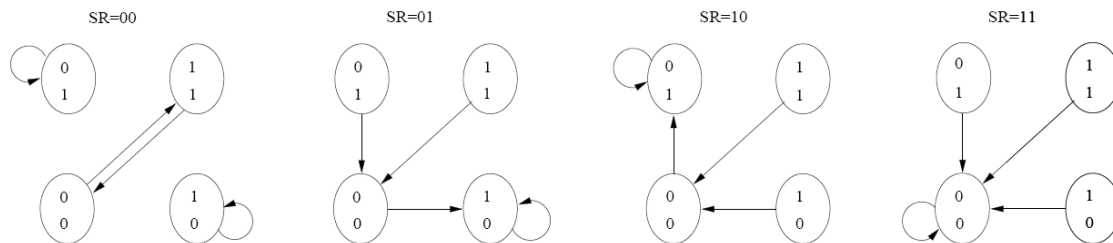


Welche Aussagen können Sie aufgrund des Signalverlaufs über die Zustände der einzelnen Speicherstellen machen? Über welche Speicherstellen können Sie keine Information gewinnen?

- b) Geben Sie einen Signalverlauf der Adress-, Daten- und Kontrollleitungen an, um das 3-Bit Wort $(I_2 I_1 I_0) = (1\ 1\ 0)$ an Adresse 3 zu speichern.
- c) Geben Sie einen Signalverlauf der Adress-, Daten- und Kontrollleitungen an, um das Wort an der Adresse 1 zu lesen.

Aufgabe 6: Latches

Die Funktionsweise des in der Vorlesung vorgestellten NOR-Latches lässt sich, wie in unten stehender Abbildung dargestellt, durch vier Diagramme beschreiben. In jedem der Graphen werden die vier möglichen Kombinationen an den beiden Ausgängen X und Q durch die vier Knoten $\begin{pmatrix} X \\ Q \end{pmatrix}$ repräsentiert. Die Kanten repräsentieren, wie sich die Ausgänge durch genau einmaliges Schalten der beiden NOR-Gatter ändern.



Zum Beispiel geht, wenn $S = 1$ und $R = 0$ ist, der Zustand $\begin{pmatrix} 1 \\ 1 \end{pmatrix}$ nicht unmittelbar in den Zustand $\begin{pmatrix} 0 \\ 1 \end{pmatrix}$ über sondern zuerst in den Zustand $\begin{pmatrix} 0 \\ 0 \end{pmatrix}$, und erst anschließend in den Zustand $\begin{pmatrix} 0 \\ 1 \end{pmatrix}$ (der sich dann nicht mehr ändert).

Ein NOR-Latch kann zur Speicherung genau eines Bits verwendet werden. Diese Funktionalität lässt sich an den vier Diagrammen direkt ablesen. Bei $S = 1$ und $R = 0$ gelangt man stets in den stabilen Zustand $\begin{pmatrix} 0 \\ 1 \end{pmatrix}$, d.h. Speicher auf 1 setzen. Bei $S = 0$ und $R = 1$ gelangt man stets in den stabilen Zustand $\begin{pmatrix} 1 \\ 0 \end{pmatrix}$, d.h. Speicher auf 0 setzen. Für $S = 0$ und $R = 0$ werden die stabilen Zustände $\begin{pmatrix} 0 \\ 1 \end{pmatrix}$ bzw. $\begin{pmatrix} 1 \\ 0 \end{pmatrix}$ gehalten, d.h. Speicher hält 1 bzw. 0. Alle anderen Fälle (insbesondere für $S = 1$ und $R = 1$) bringen keine weitere Funktionalität und können als Don't-Care-Fälle angesehen werden.

- a) Zeichnen Sie entsprechende Diagramme für ein OR-Latch (d.h., ersetzen Sie beide NORs im Latch entsprechend durch ORs).
- b) Geben Sie für das in Aufgabenteil a) behandelte Latch eine entsprechende Beschreibung des Schaltverhaltens und begründen Sie, ob diese Schaltung als 1-Bit-Speicherbaustein dienen könnte oder nicht.